

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

11000 U.S. PRO
09/972903
10/10/01

In re Patent Application of)
Hiroshi AKATSUKA) Group Art Unit: Unassigned
Application No.: Unassigned) Examiner: Unassigned
Filed: October 10, 2001)
For: EMULATOR AND EMULATION)
METHOD)
)
)
)
)

CLAIM FOR CONVENTION PRIORITY

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed:

Japanese Patent Application No. 2001-088363

Filed: March 26, 2001

In support of this claim, enclosed is a certified copy of said prior foreign application. Said prior foreign application was referred to in the oath or declaration. Acknowledgment of receipt of the certified copy is requested.

Respectfully submitted,

BURNS, DOANE, SWECKER & MATHIS, L.L.P.

By:

Platon N. Mandros
Registration No. 22,124

Date: October 10, 2001

P.O. Box 1404
Alexandria, Virginia 22313-1404
(703) 836-6620

PATENT OFFICE
JAPANESE GOVERNMENT

J10000 U.S. PTO
09/972903

10/10/01

This is to certify that the annexed is a true copy of
the following application as filed with this Office.

Date of Application : March 26, 2001

Application Number : Japanese Patent Application No. 2001-088363

Applicant(s) : MITSUBISHI DENKI KABUSHIKI KAISHA
MITSUBISHI ELECTRIC SEMICONDUCTOR
SYSTEM CORPORATION

This 25th day of May, 2001

Commissioner,
Japan Patent Office Kozo OIKAWA

Certificate No. 2001-3044475

日本国特許庁
JAPAN PATENT OFFICE

J11000 U.S. PRO
09/972903
10/10/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日
Date of Application:

2001年 3月26日

出願番号
Application Number:

特願2001-088363

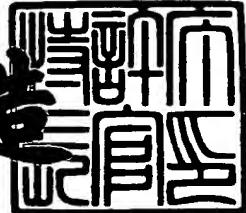
出願人
Applicant(s):

三菱電機株式会社
三菱電機セミコンダクタシステム株式会社

2001年 5月25日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3044475

【書類名】 特許願

【整理番号】 529591JP01

【提出日】 平成13年 3月 26日

【あて先】 特許庁長官 殿

【国際特許分類】 G06F 11/32

【発明者】

【住所又は居所】 東京都港区浜松町二丁目4番1号 三菱電機セミコンダクタシステム株式会社内

【氏名】 赤塚 宏史

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【特許出願人】

【識別番号】 598031453

【氏名又は名称】 三菱電機セミコンダクタシステム株式会社

【代理人】

【識別番号】 100066474

【弁理士】

【氏名又は名称】 田澤 博昭

【選任した代理人】

【識別番号】 100088605

【弁理士】

【氏名又は名称】 加藤 公延

【手数料の表示】

【予納台帳番号】 020640

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

特2001-088363

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 エミュレータ装置及びエミュレーション方法

【特許請求の範囲】

【請求項1】 デバッグ機能を実現する回路データを受信する受信手段と、上記受信手段により受信された回路データを格納する格納手段と、上記格納手段により格納されている回路データにしたがってエミュレーションを実行するエミュレート手段とを備えたエミュレータ装置。

【請求項2】 受信手段は、エミュレート手段の動作を制御するファームウェアを受信することを特徴とする請求項1記載のエミュレータ装置。

【請求項3】 格納手段に格納されている回路データを更新することにより、ハードウェア資源の用途を変更することを特徴とする請求項1または請求項2記載のエミュレータ装置。

【請求項4】 受信手段は、パソコンから回路データを受信することを特徴とする請求項1から請求項3のうちのいずれか1項記載のエミュレータ装置。

【請求項5】 受信手段は、ホームページから回路データをダウンロードすることを特徴とする請求項1から請求項3のうちのいずれか1項記載のエミュレータ装置。

【請求項6】 デバッグ機能を実現する回路データを受信して、その回路データをメモリに格納し、その回路データにしたがってエミュレーションを実行するエミュレーション方法。

【請求項7】 エミュレーションの動作を制御するファームウェアを受信することを特徴とする請求項6記載のエミュレーション方法。

【請求項8】 回路データを更新することにより、ハードウェア資源の用途を変更することを特徴とする請求項6または請求項7記載のエミュレーション方法。

【請求項9】 パソコンから回路データを受信することを特徴とする請求項6から請求項8のうちのいずれか1項記載のエミュレーション方法。

【請求項10】 ホームページから回路データをダウンロードすることを特徴とする請求項6から請求項8のうちのいずれか1項記載のエミュレーション方

法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、マイクロコンピュータのプログラム開発時に使用するエミュレータ装置及びエミュレーション方法に関するものである。

【0002】

【従来の技術】

図5は従来のエミュレータ装置を使用するシステムを示す構成図であり、図において、1はICなどのハードロジックで構成されているエミュレータ装置、2はエミュレータ装置1の機能を利用してデバッグ作業を行うパソコン、3はパソコン2上で動作し、エミュレータ装置1を制御するソフトウェアであるエミュレータデバッガ、4はパソコン2とエミュレータ装置1間を接続する通信インターフェースケーブルであり、通信インターフェースケーブル4には、RS232Cケーブル、USBケーブルやLPTパラレルケーブルなどがある。

【0003】

次に動作について説明する。

従来のエミュレータ装置1はICなどのハードロジックで構成されている。従って、開発（回路設計）完了後、仕様変更が発生した場合には（例えば、エミュレータ機能をグレード／バージョンアップする場合）、基板を含めて再度回路を設計する必要がある。

また、製品出荷後にエミュレータ装置1の機能を更新したり、機能を変更する場合には、ロジックを変更する必要があるため、製品を回収して改造する必要がある。

【0004】

【発明が解決しようとする課題】

従来のエミュレータ装置は以上のように構成されているので、開発（回路設計）完了後、仕様変更が発生すると、再度、回路設計を行う必要が生じ、多くの時間と費用を要することがある課題があった。

また、製品出荷完了後、不具合等が発生すると、製品を回収して改造する必要が生じる。そのため、メーカー側は多くの改造費を要する一方、ユーザ側は製品を返送する手間を要するとともに、返送期間中、製品の使用が不可能になる課題があった。

【0005】

この発明は上記のような課題を解決するためになされたもので、デバッグ機能の仕様変更や更新を簡単に実現することができるエミュレータ装置及びエミュレーション方法を得ることを目的とする。

【0006】

【課題を解決するための手段】

この発明に係るエミュレータ装置は、デバッグ機能を実現する回路データを受信する受信手段と、その受信手段により受信された回路データを格納する格納手段と、その格納手段により格納されている回路データにしたがってエミュレーションを実行するエミュレート手段とを設けたものである。

【0007】

この発明に係るエミュレータ装置は、受信手段がエミュレート手段の動作を制御するファームウェアを受信するようにしたものである。

【0008】

この発明に係るエミュレータ装置は、格納手段に格納されている回路データを更新することにより、ハードウェア資源の用途を変更するようにしたものである

【0009】

この発明に係るエミュレータ装置は、受信手段がパソコンから回路データを受信するようにしたものである。

【0010】

この発明に係るエミュレータ装置は、受信手段がホームページから回路データをダウンロードするようにしたものである。

【0011】

この発明に係るエミュレーション方法は、デバッグ機能を実現する回路データ

を受信して、その回路データをメモリに格納し、その回路データにしたがってエミュレーションを実行するようにしたものである。

【0012】

この発明に係るエミュレーション方法は、エミュレーションの動作を制御するファームウェアを受信するようにしたものである。

【0013】

この発明に係るエミュレーション方法は、回路データを更新することにより、ハードウェア資源の用途を変更するようにしたものである。

【0014】

この発明に係るエミュレーション方法は、パソコンから回路データを受信するようにしたものである。

【0015】

この発明に係るエミュレーション方法は、ホームページから回路データをダウンロードするようにしたものである。

【0016】

【発明の実施の形態】

以下、この発明の実施の一形態を説明する。

実施の形態1.

図1はこの発明の実施の形態1によるエミュレータ装置を示す構成図であり、図において、11はマイクロコンピュータのプログラム開発時に使用するエミュレータ装置、12はエミュレータ装置11の機能を利用してデバッグ作業を行うパソコン、13はパソコン12上で動作し、エミュレータ装置11を制御するソフトウェアであるエミュレータデバッガ、14はパソコン12とエミュレータ装置11間を接続する通信インターフェースケーブルであり、通信インターフェースケーブル14には、RS232Cケーブル、USBケーブルやLPTパラレルケーブルなどがある。

15はユーザのデバッグ対象であるターゲットシステム、16はエミュレータ装置11とターゲットシステム15間を接続するユーザインターフェースケーブルである。

【0017】

21はMCU22の品種展開時に新規に開発する必要があるブロックである品種展開基板部、22は品種展開基板部21に実装され、デバッグの対象になるMCU、23はMCU22の品種展開に依存しないブロックである共通基板部、24はパソコン12との通信やエミュレータ機能を制御する全体制御部、25はパソコン12との通信を制御して、パソコン12からモニタCPU26の動作を制御するファームウェアやデバッグ機能を実現する回路データを受信する通信制御部（受信手段）、26はデバッグ機能を実現するために、MCU22やエミュレータ装置11の内部回路の制御を行うモニタCPU（エミュレート手段）、27は通信制御部25により受信された回路データを機能制御部29に対して書き込むプログラム制御部である。

【0018】

28は通信制御部25により受信されたファームウェアや回路データを格納するプログラムメモリ部、29は書き込み（プログラム）可能なテバイスにより構成され、プログラム制御部27により書き込まれた回路データによるMCU22の実行制御（ユーザプログラム実行、シングルステップ実行、デバッグプログラム実行等）やエミュレータ主機能（トレース、ハードウェアブレーク検出、RAMモニタ機能等）を実現する機能制御部（格納手段、エミュレート手段）、30は機能共通メモリ部31に対するメモリアクセスを制御するメモリ制御部、31はデバッグ機能を実現する際に必要な情報（例えば、トレース結果、カバレッジ情報、RAMモニタ情報）を格納する機能共通メモリ部である。

図2は共通基板部23の内部を示す構成図であり、図3はこの発明の実施の形態1によるエミュレーション方法を示すフローチャートである。

【0019】

次に動作について説明する。

まず、ユーザは、パソコン12を操作して、ホームページ等からモニタCPU26の動作を制御するファームウェアやデバッグ機能を実現する回路データをダウンロードする（ステップST1）。

【0020】

ユーザは、ファームウェアや回路データを入手すると、エミュレータ装置11の電源を投入し（ステップST2）、エミュレータデバッガ13を起動する（ステップST3）。

パソコン12は、エミュレータデバッガ13が起動されると、通信インターフェースケーブル14を介して、先に入手したファームウェアと回路データをエミュレータ装置11に転送する（ステップST4）。

【0021】

エミュレータ装置11の通信制御部25は、パソコン12から送信されたファームウェアと回路データを受信する（ステップST5）。ここでは、パソコン12からファームウェアと回路データを受信するものについて示したが、ホームページ等から直接ダウンロードするようにしてもよい。

モニタCPU26は、通信制御部25がファームウェアと回路データを受信すると、そのファームウェアと回路データをリードしてプログラムメモリ部28に格納する（ステップST6, ST7）。

なお、パソコン12による転送処理が完了するまで、ステップST4～ST7の処理を繰り返し実行する（ステップST8）。

【0022】

モニタCPU26は、プログラムメモリ部28に対する回路データ等の格納処理が完了すると、プログラムメモリ部28からファームウェアをリードして（ステップST9）、そのファームウェアを実行することにより、プログラムメモリ部28から回路データをリードし（ステップST10）、その回路データをプログラム制御部27に出力する（ステップST11）。

【0023】

プログラム制御部27は、モニタCPU26から回路データを受けると、その回路データを機能制御部29が受信できるデータ形式に変換し、変換後の回路データを機能制御部29に転送して書き込みを行う（ステップST12）。

ここで、受信できるデータ形式とは、機能制御部29に使用されるデバイスに依存する。例えば、機能制御部29がプログラム可能なFPGAを使用する場合には、回路データをシリアルデータに変換し、プログラム制御信号として転送す

る場合がある。その他には、モニタCPU26のバスを用いて、機能制御部29へのチップセレクト信号、ライト信号等のプログラム制御信号をプログラム制御部27で生成し、機能制御部29へ転送する方法もある。

なお、プログラム制御部27による転送処理が完了するまで、ステップST10～ST12の処理を繰り返し実行する（ステップST13）。

【0024】

機能制御部29は、プログラム制御部27による回路データの転送が完了すると、デバッグ機能が更新される（ステップST14）。

モニタCPU26は、機能制御部29のデバッグ機能が更新されると、更新後のデバッグ機能を利用して、MCU22及びターゲットシステム15のデバッグを実行する（ステップST15）。

【0025】

以上で明らかなように、この実施の形態1によれば、パソコン12から回路データを受信して、その回路データを機能制御部29に書き込み、その回路データにしたがってエミュレーションを実行するように構成したので、デバッグ機能の仕様変更や更新を簡単に実現することができる効果を奏する。即ち、再度、回路設計を行うことなく、デバッグ機能の仕様変更や更新を実現することができる。

【0026】

実施の形態2.

従来技術の場合、デバッグ機能の実現に必要なハードウェア資源は、機能別に準備する必要がある。例えば、リアルタイムトレース機能、RAMモニタ機能、カバレッジ計測機能、エミュレーションメモリの拡張機能等を実現するためには、それぞれ機能別に情報を格納するメモリが必要であった。これは各メモリに対するアドレス、データ、制御信号が機能別に異なるためである。機能別に準備されたハードウェア資源（例えば、機能共通メモリ部31）を他の機能に振り替えるためには、機能制御部29が非常に大きくなるという問題がある（図4を参照）。

【0027】

本アイディアを応用することにより、ユーザ個人が使用しない機能を実現する

回路（メモリ等）を、ユーザ個人が必要な機能に割り当てること（追加、拡張）が可能である。回路データの更新のみで、ユーザ個人が必要な機能を追加、拡張（機能のトレードオフ、カスタマイズ）が容易に可能であり、機能制御部29の回路規模も大きくならない。

【0028】

機能制御部29の回路データを変更することによって同じメモリ（例えば、機能共通メモリ部31）のある時にはトレース用、ある時にはRAMモニタ用、ある時にはカバレッジ用に使用し、メモリを共通に使用することが可能となる。つまり、機能共通メモリ部31をユーザ個人が使用したい機能に追加、拡張が可能になる。

【0029】

即ち、回路データを更新するのみで、図2に示す機能1, 2, 3用の各アドレス、データ、コントロール信号をユーザが使用したい機能の信号線に変更が可能となる。機能1, 2, 3用信号線の変更が可能ということは、機能1, 2, 3のメモリ機能を変更することが可能になるということである。

【0030】

以下動作を説明する。

- (a) 回路データは、機能共通メモリ部31を制御するメモリ制御部30がデバッグ機能毎に異なるため、デバッグ機能別に準備する。
- (b) エミュレータデバッガ13より今からデバッグに必要な機能を選択する。例えば、今からRAMモニタ機能を使用する場合は、RAMモニタを選択する。
- (c) エミュレータデバッガ13は、回路データの中からRAMモニタ機能実現用の回路データを選択して、エミュレータ装置11に転送する。

【0031】

- (d) エミュレータ装置11のプログラム制御部27は、その回路データ（RAMモニタ機能用）を機能制御部29に対して書き込みを行う。本書込みにより、機能制御部29にはRAMモニタ機能が実現する。

機能制御部29のメモリ制御部30は、RAMモニタ用に機能して、RAMモニタ制御信号を生成し、機能共通メモリ部31に出力する。従って、機能共通メ

モリ31は、RAMモニタ用メモリとして機能する。

(e) モニタCPU26は、機能制御部29及び機能共通メモリ部31を用いて、エミュレータのRAMモニタ機能を実現できる。

【0032】

【発明の効果】

以上のように、この発明によれば、デバッグ機能を実現する回路データを受信する受信手段と、その受信手段により受信された回路データを格納する格納手段と、その格納手段により格納されている回路データにしたがってエミュレーションを実行するエミュレート手段とを設けるように構成したので、デバッグ機能の仕様変更や更新を簡単に実現することができる効果がある。

【0033】

この発明によれば、受信手段がエミュレート手段の動作を制御するファームウェアを受信するように構成したので、MCUの種類が変更されても、回路データを更新することができる効果がある。

【0034】

この発明によれば、格納手段に格納されている回路データを更新することにより、ハードウェア資源の用途を変更するように構成したので、ユーザがデバッグ機能をカスタマイズすることができる効果がある。

【0035】

この発明によれば、受信手段がパソコンから回路データを受信するように構成したので、回路データを更新することができる効果がある。

【0036】

この発明によれば、受信手段がホームページから回路データをダウンロードするように構成したので、回路データを更新することができる効果がある。

【0037】

この発明によれば、デバッグ機能を実現する回路データを受信して、その回路データをメモリに格納し、その回路データにしたがってエミュレーションを実行するように構成したので、デバッグ機能の仕様変更や更新を簡単に実現することができる効果がある。

[0 0 3 8]

この発明によれば、エミュレーションの動作を制御するファームウェアを受信するように構成したので、MCUの種類が変更されても、回路データを更新することができる効果がある。

[0039]

この発明によれば、回路データを更新することにより、ハードウェア資源の用途を変更するように構成したので、ユーザがデバッグ機能をカスタマイズすることができる効果がある。

[0 0 4 0]

この発明によれば、パソコンから回路データを受信するように構成したので、回路データを更新することができる効果がある。

[0 0 4 1]

この発明によれば、ホームページから回路データをダウンロードするように構成したので、回路データを更新することができる効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1によるエミュレータ装置を示す構成図である。

【図2】 共通基板部の内部を示す構成図である。

【図3】 この発明の実施の形態1によるエミュレーション方法を示すフローチャートである。

【図4】 従来の問題点を説明する説明図である。

【図5】 従来のエミニョレータ装置を使用するシステムを示す構成図である

【符号の説明】

11 エミュレータ装置、12 パソコン、13 エミュレータデバッグ、14 通信インターフェースケーブル、15 ターゲットシステム、16 ユーザインターフェースケーブル、21 品種展開基板部、22 MC U、23 共通基板部、24 全体制御部、25 通信制御部（受信手段）、26 モニタC P U（エミュレート手段）、27 プログラム制御部、28 プログラムメモリ部、29

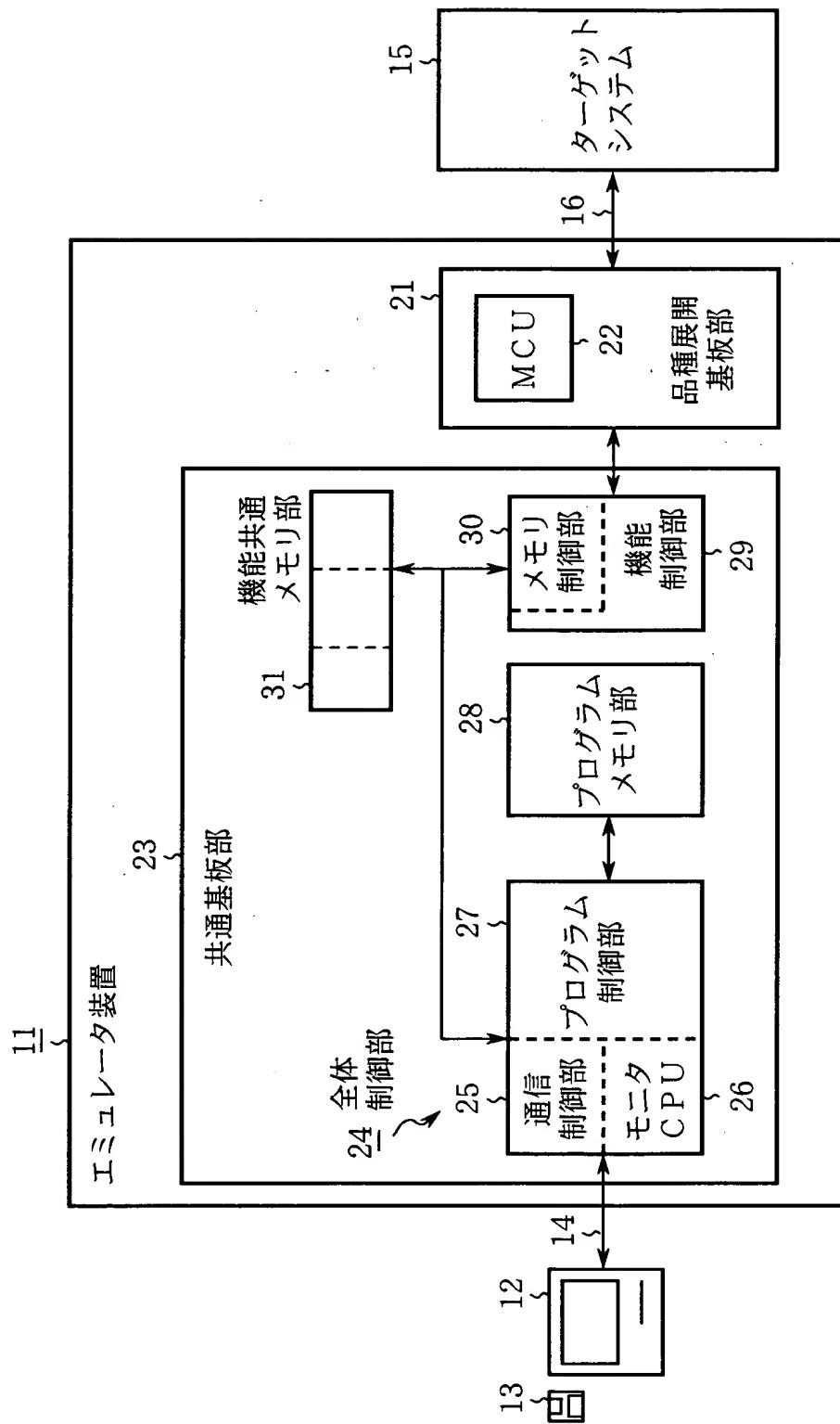
特2001-088363

9 機能制御部（格納手段、エミュレート手段）、30 メモリ制御部、31
機能共通メモリ部。

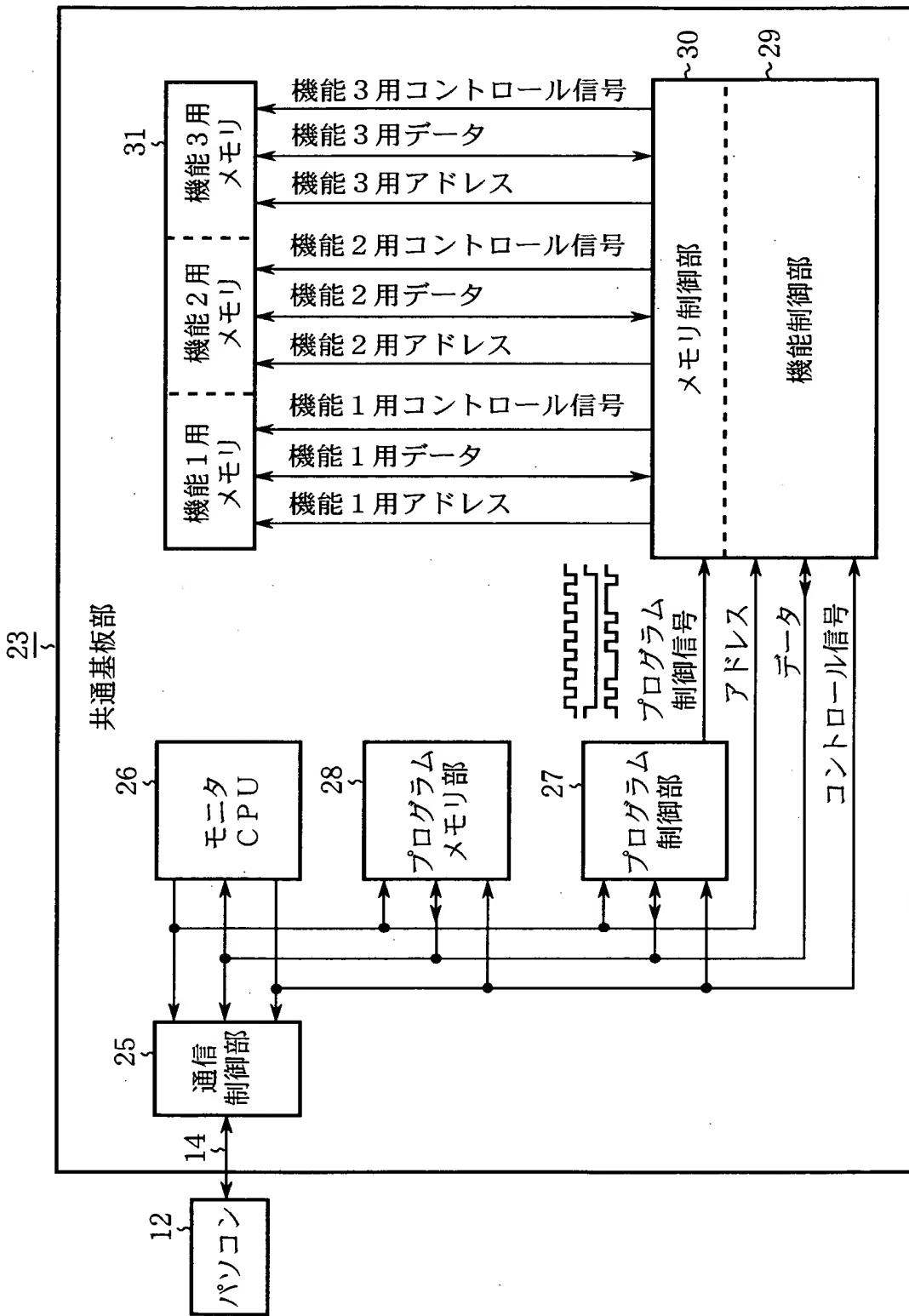
【書類名】

図面

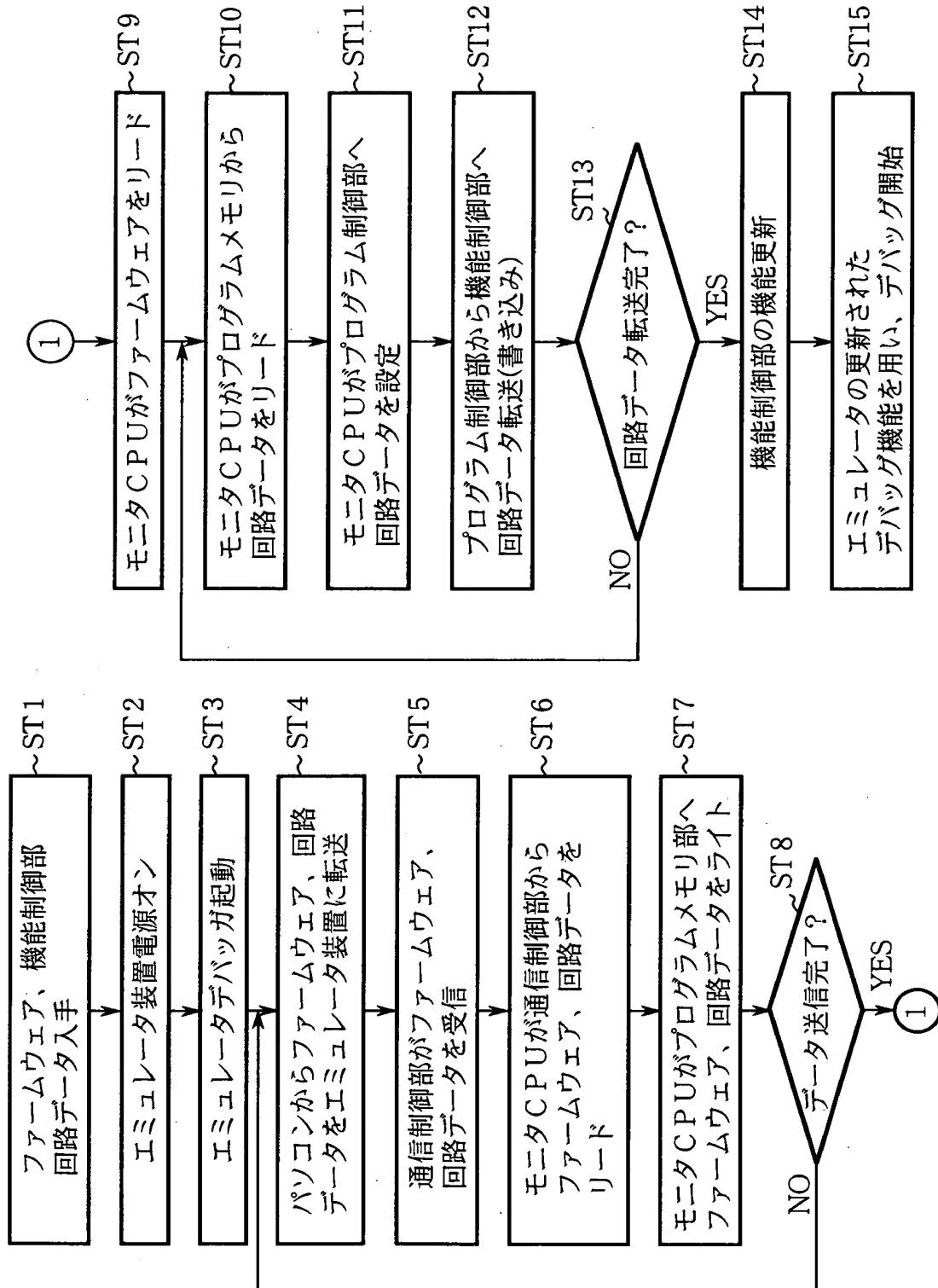
【図1】



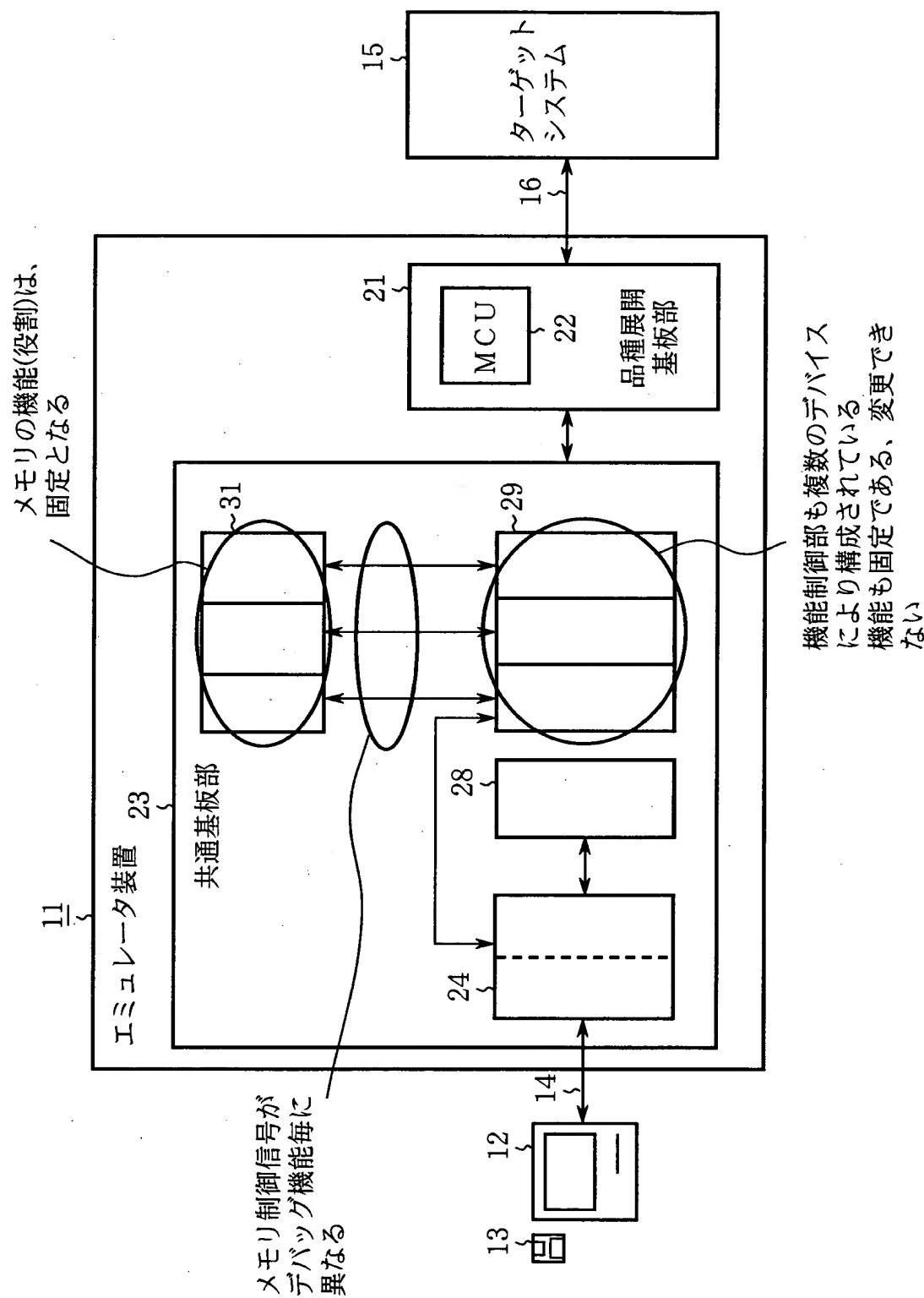
【図2】



【図3】

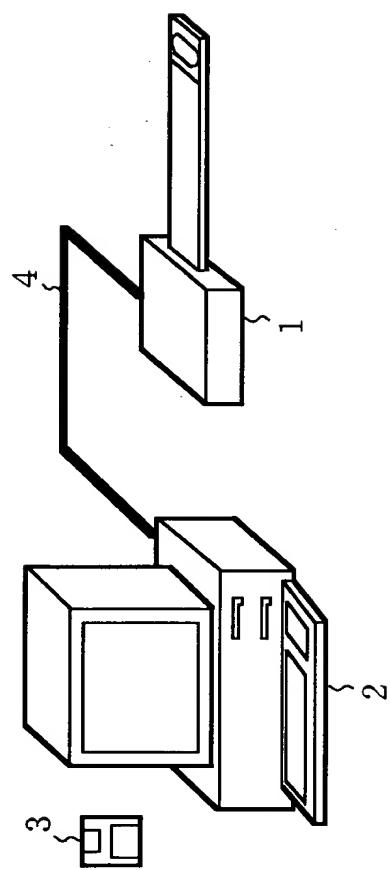


【図4】



特2001-088363

【図5】



【書類名】 要約書

【要約】

【課題】 開発（回路設計）完了後、仕様変更が発生すると、再度、回路設計を行いう必要が生じ、多くの時間と費用を要することになる課題があった。

【解決手段】 パソコン12から回路データを受信して、その回路データを機能制御部29に書き込み、その回路データにしたがってエミュレーションを実行する。

【選択図】 図1

特2001-088363

出願人履歴情報

識別番号 [000006013]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住 所 東京都千代田区丸の内2丁目2番3号

氏 名 三菱電機株式会社

特2001-088363

出願人履歴情報

識別番号 [598031453]

1. 変更年月日 2000年 1月20日
[変更理由] 住所変更
住 所 東京都品川区東品川2丁目2番4号
氏 名 三菱電機セミコンダクタシステム株式会社